

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-350776

(43) 公開日 平成4年(1992)12月4日

(51) Int.Cl.<sup>4</sup>

識別記号 庁内整理番号

F I

技術表示箇所

G 0 6 F 15/62

4 0 5 A 8320-5L

G 0 1 B 11/24

F 9108-2F

G 0 1 N 21/88

J 2107-2J

E 2107-2J

7352-4M

H 0 1 L 21/30

3 0 1 V

審査請求 未請求 請求項の数2(全8頁) 最終頁に続く

(21) 出願番号 特願平3-124052

(22) 出願日 平成3年(1991)5月28日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山下 恭司

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝総合研究所内

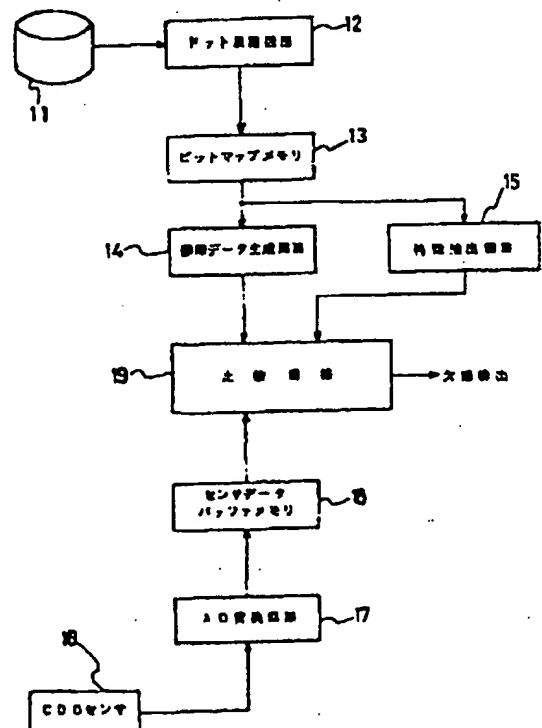
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 パターン特徴抽出装置及びパターン検査装置

(57) 【要約】

【目的】 回路パターンのエッジやコーナー等のパターン特徴を簡便に抽出することができ、被検査パターンの欠陥検査等を効果的に行うこと。

【構成】 被検査パターンを多値のセンサデータとして入力するセンサ16と、2値のドットで表わされ且つ被検査パターン最小の図形寸法が定義された設計パターンデータに所定の演算を施し、多値化した参照データを生成する参照データ生成回路14と、設計データからパターン特徴を抽出する特徴抽出回路15と、抽出されたパターン特徴に基づいてセンサデータと参照データとを比較する比較回路19とを備えたパターン検査装置において、特徴抽出回路15は、設計データから矩形形状のウインド領域を切り出し、該ウインド領域に最小の図形寸法の周期で特徴抽出点を設定し、設定した複数の特徴抽出点のドットデータの論理演算により設計パターンの特徴を抽出することを特徴とする。



## 【特許請求の範囲】

【請求項1】“0”、“1”の2値のドットで表わされた設計パターンデータから、所定形状のウインド領域を切り出して記憶する手段と、前記ウインド領域に所定のドットピッチで特徴抽出点を設定する手段と、該手段により設定された複数の特徴抽出点のドットデータの論理演算により前記設計パターンの特徴を抽出する手段とを具備してなることを特徴とするパターン特徴抽出装置。

【請求項2】被検査物の2次元パターンを多値の画素単位の検査データとして入力する手段と、前記被検査物のパターンに対応する“0”、“1”の2値のドットで表わされ、且つ最小の図形寸法の定義された設計パターンデータを入力する手段と、前記設計パターンデータに所定の演算を施し多値化した参照データを生成する手段と、前記設計パターンデータから所定形状のウインド領域を切り出して記憶する手段と、前記ウインド領域に前記最小の図形寸法の周期で特徴抽出点を設定する手段と、この手段により設定された複数の特徴抽出点のドットデータの論理演算により前記設計パターンの特徴を抽出する手段と、この手段により抽出されたパターン特徴に基づいて、前記検査データと参照データとを比較する手段とを具備してなることを特徴とするパターン検査装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、マスク、レチクル、ウェハ等の半導体集積回路パターンや電子回路ボードの欠陥検査、さらには線画、文字等のパターン識別等に適用されるパターン特徴抽出装置及びそれを用いたパターン検査装置に関する。

## 【0002】

【従来の技術】従来、半導体集積回路パターンの欠陥検査装置では、被検査パターンと対応する設計パターンとを比較し、その不一致点を欠陥として検出する方法が主に取られている。この方法は、設計パターンを参照しない方法と比べて確実な方法であるが、回路パターンのコーナー（角）の丸み、線幅の太りや細り等の寸法誤差、テーブルの位置決め誤差までも欠陥として検出する欠点がある。そのため、注目している画素近傍の回路パターンのエッジ、コーナー等のパターン特徴抽出を並行して行い、特徴に応じて欠陥の検出アルゴリズムを変えることが考えられる。なお、近傍の大きさは、光学的なぼけの大きさと位置ずれとを考慮する必要がある。つまり、光学系の解像度が低く、また位置ずれが大きい場合は近傍の大きさを大きくしなければならない。

【0003】特徴抽出の方法としてはテンプレートマッチングがあるが、画素数が増えると処理すべき演算量が大きくなり、これを高速に行うことは困難である。例えば、注目画素を中心として、5×5のウインドを切り出し特徴抽出を行うとすると、25ドットの2値データを

入力することになる。これをメモリで実現するためには、25ビットアドレスのメモリ（32Mアドレス）が必要となる。しかも、0°、45°、90°、135°など4方向のエッジやコーナーについてテンプレートを設け、回路パターンとのマッチングを実行することは困難である。

## 【0004】

【発明が解決しようとする課題】このように、従来のパターン欠陥検査装置では、誤った欠陥検出を避けるためにパターン特徴抽出を行い、その特徴に応じて欠陥の検出アルゴリズムを変えることが考えられる。そして、パターンの特徴を抽出する方法として、テンプレートマッチングがあるが、画素数が増えると処理すべき演算量が大きくなり、これを高速に行うことは困難であった。

【0005】本発明は、上記事情を考慮してなされたもので、その目的とするところは、回路パターンのエッジやコーナー等のパターン特徴を簡便かつ高速に抽出することのできるパターン特徴抽出装置を提供することにある。

【0006】また本発明は、上記のパターン特徴抽出装置を用い、コーナーの丸み、線幅の寸法誤差、テーブルの位置決め誤差等に起因する誤った欠陥検出をなくすことのできるパターン検査装置を提供することにある。

## 【0007】

【課題を解決するための手段】上記目的を達成するため本発明においては、2次元画像から矩形形状のウインドを切り出し、最小の図形寸法の周期で取られた画素のみの論理演算によりパターン特徴抽出を行うことを特徴とする。

【0008】即ち本発明（請求項1）は、“0”、“1”の2値のドットで表わされた設計パターンデータからパターン特徴を抽出するパターン特徴抽出装置において、設計パターンデータから所定形状のウインド領域を切り出して記憶する手段と、切り出したウインド領域に所定のドットピッチで特徴抽出点を設定する手段と、該設定された複数の特徴抽出点のドットデータの論理演算により設計パターンの特徴を抽出する手段とを設けたことを特徴としている。

【0009】また本発明（請求項2）は、被検査物の2次元パターンを多値の画素単位の検査データとして入力する手段と、被検査物のパターンに対応する“0”、“1”の2値のドットで表わされ、且つ最小の図形寸法の定義された設計パターンデータを入力する手段と、設計パターンデータに所定の演算を施し多値化した参照データを生成する手段と、設計パターンデータからエッジやコーナー等の特徴を抽出する手段と、検査パターンと参照パターンを比較する複数のアルゴリズムを実現する手段と、特徴に応じて比較アルゴリズムを実現する手段を切り替える手段とを備えたパターン検査装置において、特徴抽出手段として、設計パターンデータから所定

形状のウインド領域を切り出して記憶し、該切り出したウインド領域に最小図形寸法の周期で特徴抽出点を設定し、該設定した複数の特徴抽出点のドットデータの論理演算により設計パターンの特徴を抽出することを特徴としていた。本発明の望ましい実施態様としては、次の(1)~(3)が上げられる。

【0010】(1) パターン特徴として、全部“0”、全部“1”、 $0^\circ$ 方向及び $90^\circ$ 方向の直線エッジ、 $45^\circ$ 方向及び $135^\circ$ 方向の直線エッジ、コーナー、市松模様、その他を選択すること。

【0011】(2) ウインドの大きさを $2n+1$ 、設計パターンを $d_{i,j}$  ( $i, j = -n \sim n$ )、最小の図形寸法を $m$ として、 $f_{i,j,k} = d_{i,j,k} \cdot (1/|k|)$  ( $|k| \leq \lceil n/m \rceil$ ;  $|x|$ は $x$ の絶対値、 $\lceil x \rceil$ は $x$ を越えない最大の整数)で表わされるドットのみを用いて特徴抽出を論理演算により行うこと。

(3) 論理演算を行うドットの選択を、最小の図形寸法に応じた周期で取るように可変とすること。

【0012】

【作用】本発明によれば、後述する図5~図9に示すように、論理演算のみでパターンエッジやコーナー等の特徴を抽出することができる。そしてこの場合、テンプレートマッチングと異なり、画素数が増えても処理すべき演算量が増えることはなく、パターン特徴抽出を高速で行うことが可能となる。

【0013】

【実施例】以下、図面を参照して本発明の実施例を説明する。

【0014】図1は、本発明の一実施例に係わるパターン欠陥検査装置の全体構成を示すブロック図である。図中11は設計パターンデータを格納した磁気ディスク、12は設計パターンデータをドット展開するドット展開回路、13は展開されたドットデータを格納するビットマップメモリ、14はドットデータから多値の参照データを生成する参照データ生成回路、15はパターン特徴を抽出する特徴抽出回路、16は回路パターン等を撮像してセンサデータを得るCCDセンサ、17はセンサデータをA/D変換するA/D変換回路、18はセンサデータを一時的に格納するセンサデータバッファメモリ、19は特徴抽出回路15の出力に基づき参照データとセンサデータを比較する比較回路である。

【0015】この装置は基本的には、設計パターンデータから生成した参照データと、CCDセンサ16から入力したセンサデータとを、比較して欠陥を検出するものである。即ち、磁気ディスク11に記憶された設計パターンデータは、ドット展開回路12によりドットデータに展開されてビットマップメモリ13に格納される。ここで、設計パターンデータは、被検査物のパターンに対応する“0”、“1”の2値のドットで表わされ、且つ最小の図形寸法(パターンの最小線幅)が定義されてい

る。

【0016】参照データ生成回路14では、ビットマップメモリ13に格納されたドットデータに、光学系のインパルス応答関数(点広がり関数)と等価な2次元フィルタ演算を施すことにより、多値の参照データが得られる。これと同時に特徴抽出回路15では、ビットマップメモリ13に格納されたドットデータから、後述するようにエッジやコーナー等のパターン特徴が抽出される。

【0017】一方、CCDセンサ16では、試料(被検査物)を撮像して被検査パターンが得られる。ここで、CCDセンサ16を、例えば1次元ラインセンサで形成しておき、センサ方向と垂直方向に試料載置のテーブルを操作することにより、2次元のパターンとして得られる。このセンサデータは、A/D変換回路17によりA/D変換されてセンサデータバッファメモリ18に一時的に格納される。そして、比較回路19では、上記のようにして得られた参照データ、センサデータ、パターン特徴に基づいて欠陥の判定が行われる。

【0018】図2は、本実施例に用いた特徴抽出回路15の内部構成を示すブロック図である。この特徴抽出回路15は、前記ビットパターンメモリ13に格納されたドットデータを選択的に入力し、予め定められたパターン特徴であるか否かを判定する8つの論理回路21~28と、これらの論理回路21~28で判定されたか否かを判定する1つの論理回路29から構成されている。

【0019】図3に、パターン特徴抽出回路15により抽出できる特徴の種類を示す。全部“1”、全部“0”は、それぞれ“1”、“0”のみからなるパターンであり、 $0^\circ$ 方向、 $90^\circ$ 方向、 $45^\circ$ 方向及び $135^\circ$ 方向のエッジは、それぞれ $0^\circ$ 方向、 $90^\circ$ 方向、 $45^\circ$ 方向及び $135^\circ$ 方向に直線エッジが走っているパターンであり、市松は市松模様のパターンであり、コーナーは $0^\circ$ 方向の直線エッジと $90^\circ$ 方向直線エッジが作る角部のあるパターン、その他のパターンは上のどの場合にも該当しないパターンである。

【0020】図4に、ビットマップメモリ13と特徴抽出点との関係を示す。なお、ここではパターンの最小の寸法 $m$ を4ドット、ウインドサイズ $2n+1$ を9ドットと仮定して説明するが、この数に限定されるものではなく、センサデータと参照データとの位置ずれ、及び光学系のインパルス応答関数、図形の最小線幅、ドットの物理的サイズ等によってこの設計値は変わるはずである。また、ドットデータを $d_{i,j}$  ( $i, j = -4, 4$ )で表わす( $d_{i,j}$ が注目しているドット)。ここで $d_{i,j}$ は、“1”又は“0”の2値のデータである。

【0021】本実施例では、特徴抽出に用いる特徴抽出点は4ドットの周期で取られ、 $M = \lceil n/m \rceil = 1$  ( $\lceil x \rceil$ は $x$ を越えない最大の整数)となるから、 $d_{-4,-4}, d_{-4,-3}, d_{-4,-2}, d_{-4,-1}, d_{-4,0}, d_{-4,1}, d_{-4,2}, d_{-4,3}, d_{-4,4}, d_{-3,-4}, d_{-3,-3}, d_{-3,-2}, d_{-3,-1}, d_{-3,0}, d_{-3,1}, d_{-3,2}, d_{-3,3}, d_{-3,4}, d_{-2,-4}, d_{-2,-3}, d_{-2,-2}, d_{-2,-1}, d_{-2,0}, d_{-2,1}, d_{-2,2}, d_{-2,3}, d_{-2,4}, d_{-1,-4}, d_{-1,-3}, d_{-1,-2}, d_{-1,-1}, d_{-1,0}, d_{-1,1}, d_{-1,2}, d_{-1,3}, d_{-1,4}, d_{0,-4}, d_{0,-3}, d_{0,-2}, d_{0,-1}, d_{0,0}, d_{0,1}, d_{0,2}, d_{0,3}, d_{0,4}, d_{1,-4}, d_{1,-3}, d_{1,-2}, d_{1,-1}, d_{1,0}, d_{1,1}, d_{1,2}, d_{1,3}, d_{1,4}, d_{2,-4}, d_{2,-3}, d_{2,-2}, d_{2,-1}, d_{2,0}, d_{2,1}, d_{2,2}, d_{2,3}, d_{2,4}, d_{3,-4}, d_{3,-3}, d_{3,-2}, d_{3,-1}, d_{3,0}, d_{3,1}, d_{3,2}, d_{3,3}, d_{3,4}, d_{4,-4}, d_{4,-3}, d_{4,-2}, d_{4,-1}, d_{4,0}, d_{4,1}, d_{4,2}, d_{4,3}, d_{4,4}$ の9ドットのみ(以下略に1,

2, 3, 4, 5, 6, 7, 8, 9とする)を用いれば十分である。これにより、重要な情報の欠落なしに圧縮を図ることができ、回路の簡素化につながる。次に、パターン特徴抽出回路15に含まれた各特徴を表わす項を実現する論理回路について説明する。

【0022】論理回路21は、全部“1”のパターンであるか否かを判定するもので、図5(a)に示すように特徴抽出点の1から9までの論理積で構成されている。論理回路22は、全部“0”のパターンか否かを判定するもので、図5(b)に示すように特徴抽出点の1から9までの全ての否定の論理積で構成されている。

【0023】0°方向のエッジは、“0”と“1”の境界が1, 2, 3と4, 5, 6の間、又は4, 5, 6と7, 8, 9の間を通過している。従って、0°方向のエッジを判定する論理回路23は、図6(a)に示すように、論理積ゲートと論理和ゲートから構成することができる。同様に、90°方向のエッジは、“0”と“1”の境界が1, 4, 6と2, 5, 8の間、又は2, 5, 8と3, 6, 9の間を通過している。従って、90°方向のエッジを判定する論理回路24は、図6(b)に示すように、論理積ゲートと論理和ゲートから構成することができる。なお、図6(a)(b)の論理積ゲートの上半分とした半分は、白黒反転の場合に対応している。また、図6の論理回路において、(a)(b)の回路構成は入力異なるのみで全く同一であるため、入力を切り替えるようにすれば、一つの論理回路で構成することも可能である。

【0024】45°方向のエッジは、“0”と“1”の境界が2, 6と1, 5, 9の間、又は1, 5, 9と4, 8の間を通過している。従って、45°方向のエッジを判定する論理回路25は、図7(a)に示すように、論理積ゲートと論理和ゲートから構成することができる。135°方向のエッジは、“0”と“1”の境界が2, 4と3, 5, 7の間、又は3, 5, 7と6, 8の間を通過している。従って、135°方向のエッジを判定する論理回路26は、図7(b)に示すように、論理積ゲートと論理和ゲートから構成することができる。

【0025】コーナーは、“0”と“1”の境界が、1, 2, 3, 4, 7と5, 6, 8の間を、1, 2, 3, 6, 9と4, 5, 8の間を、3, 6, 7, 8, 9と2, 4, 5の間を、又は1, 4, 7, 8, 9と2, 5, 6の間を通過している。従って、コーナーを判定する論理回路28は、図8に示すように、上記の4種類の場合に相当する論理積ゲートと1つの論理和ゲートから構成することができる。なお、この場合も論理積ゲートが8個あるのは、白黒反転に対応するためである。

【0026】市松模様のパターンは、4隅にあたる1, 3, 7, 9のみを用いて順に、“1”, “0”, “1”, “0”, 又は“0”, “1”, “0”, “1”となる場合とする。従って、市松パターンを判定する論

理回路27は、図9(a)に示すように、2つの論理積ゲートと1つの論理和ゲートとから構成することができる。その他のパターンは上のどの場合にも該当しないパターンである。従って、論理回路29は、図9(b)に示すように、上述した各論理回路21~28の出力の否定の論理積を出力する論理積ゲートで構成することができる。

【0027】このように本実施例によれば、パターンの特徴を2値データの論理演算のみで抽出することができる。そしてこの場合、テンプレートマッチングと異なり、画素数が増えても処理すべき演算量が増えることはなく、パターン特徴抽出を高速で行うことが可能となる。このような特徴抽出回路15を備えていることから、参照データとセンサデータを比較してパターン欠陥を検出する際に、パターンの特徴に基づいて該検出を行うことが可能となり、誤検出を極めて少なくすることができる。

【0028】図10は、本発明の第2の実施例を説明するためのもので、ビットマップメモリと特徴抽出点との関係を示している。センサ画素サイズとドットサイズは必ずしも一致していなくてもよく、論理演算を行うドットの選択を最小の図形寸法に応じた周期で取るように変えられるので、本実施例では、ドットサイズを自由に換えられるようになっている。

【0029】最小の図形寸法が4の場合には1, 2, 3, 4, 5, 6, 7, 8, 9のドットを用い、最小の図形寸法が6の場合にはa, b, c, d, e, f, g, h, iのドットを用いる。これらの切り替えは、図11に示すような論理回路で実現できる。なお、この回路ではaと1の切り替えを示しているが、他の部分も同様に構成されている。

【0030】そして最小の図形寸法は、セレクト信号Sが1の場合には4ドットが、セレクト信号Sが0の場合には6ドットが選択されるので、セレクト信号Sで1とa, 2とb, 3とc, 4とd, 6とf, 7とg, 8とh, 9とiの一方が選ばれる。このようなドットサイズの切り替えにより、最小寸法が異なるものにも対応することができる。

【0031】なお、本発明は上述した各実施例に限定されるものではない。抽出するパターン特徴は図3に示す例に限るものではなく、被検査パターンに許される形状に応じて適宜変更可能である。同様に、特徴抽出点も9個に限るものではなく、仕様に応じて適宜変更可能である。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

【0032】

【発明の効果】以上詳述したように本発明によれば、2次元画像から矩形状のウィンドを切り出し、最小の図形寸法の周期で取られた画素のみの論理演算により特徴抽出を行うことができるので、回路パターンのエッジやコ

コーナー等のパターン特徴を簡便に且つ高速で抽出することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係わるパターン欠陥検査装置の概略構成を示すブロック図。

【図2】第1の実施例に用いた特徴抽出回路の内部構成を示すブロック図。

【図3】本実施例により抽出できる特徴の種類を表わす模式図。

【図4】ビットマップメモリと特徴抽出点との関係を示す模式図。

【図5】全部“0”又は全部“1”のパターンを抽出するための論理回路図。

【図6】0°方向の又は90°方向のエッジを抽出するための論理回路図。

【図7】45°方向又は135°方向のエッジを抽出するための論理回路図。

【図8】コーナーを抽出するための論理回路図。

【図9】市松パターン及びその他の特徴を抽出するための論理回路図。

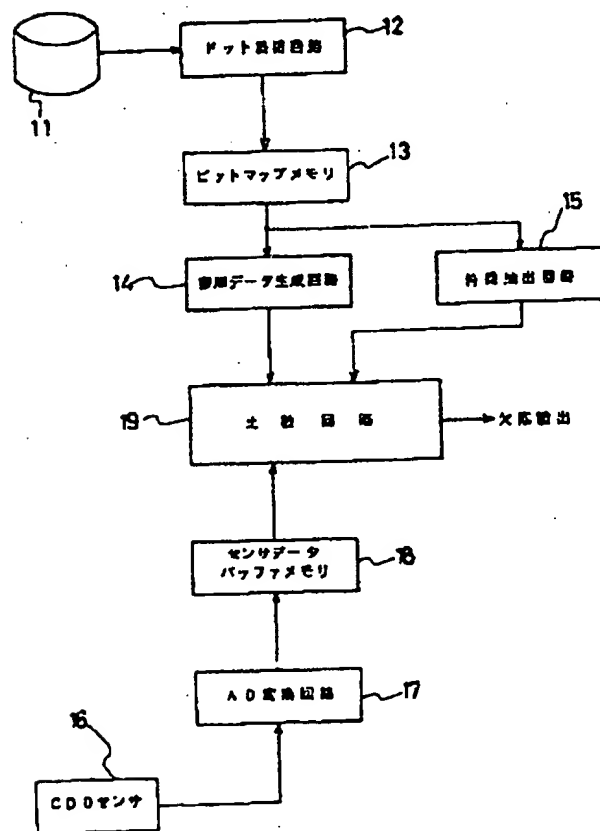
【図10】本発明の第2の実施例を説明するための模式図。

【図11】第2の実施例に用いた特徴抽出点を切り替えるための論理回路図。

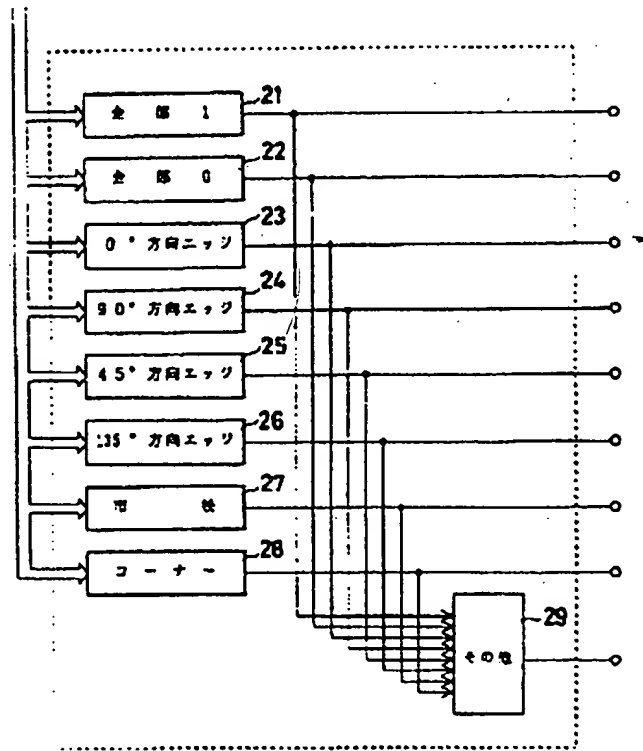
【符号の説明】

- 11…磁気ディスク、
- 12…ドット展開回路、
- 13…ビットマップメモリ、
- 14…参照データ生成回路、
- 15…特徴抽出回路、
- 16…CCDセンサ、
- 17…A/D変換回路、
- 18…センサデータバッファメモリ、
- 19…比較回路、
- 21～29…論理回路。

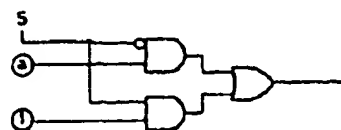
【図1】



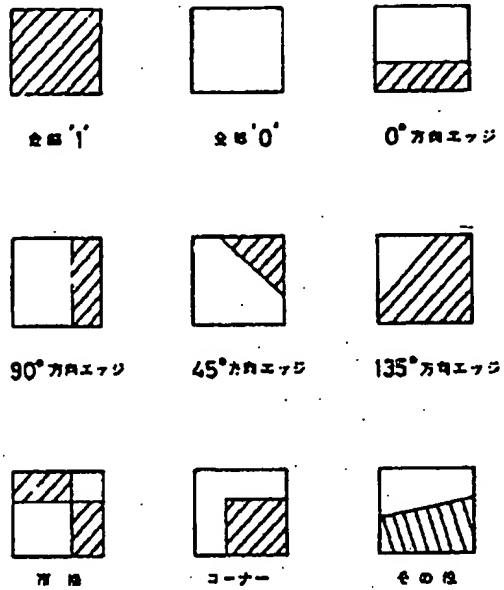
【図2】



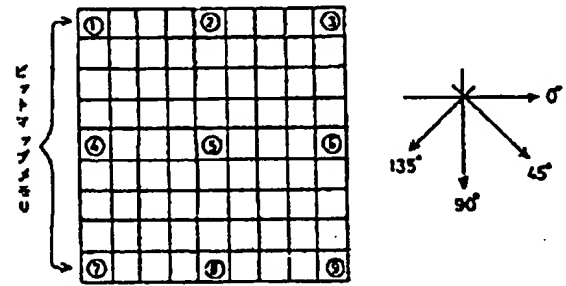
【図11】



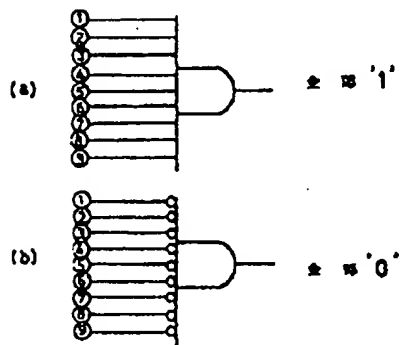
【図3】



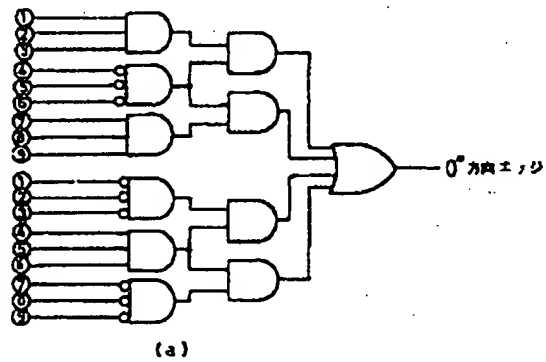
【図4】



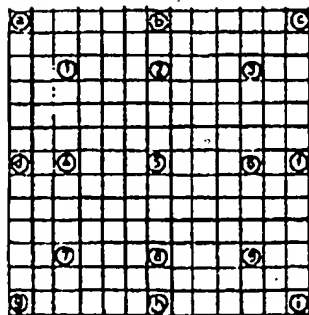
【図5】



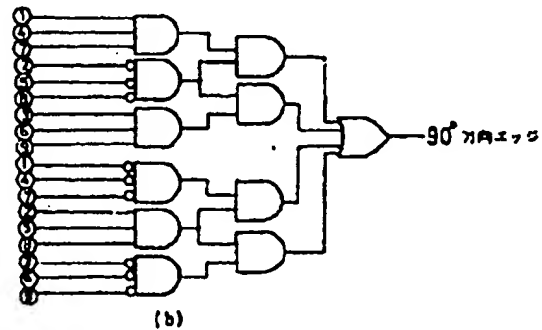
【図6】



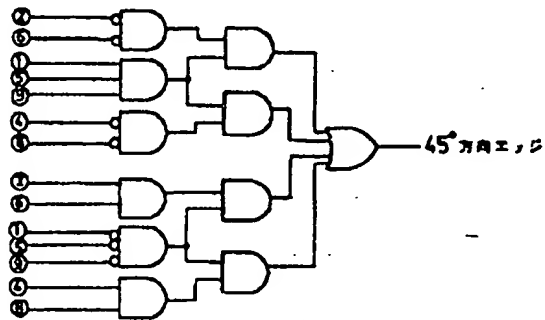
【図10】



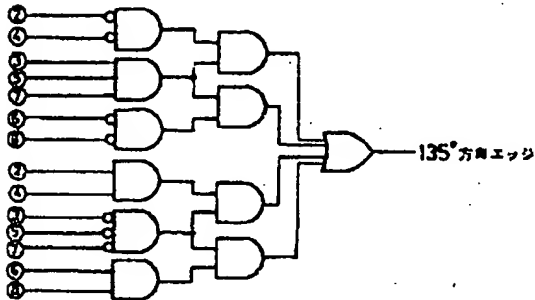
(注 ⑩と⑨は同じビットである。)



【図7】

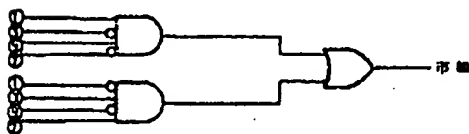


(a)

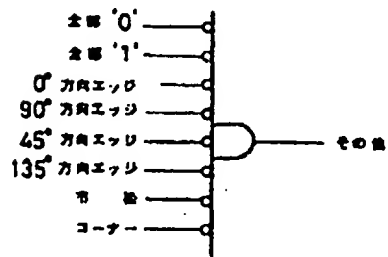


(b)

【図9】

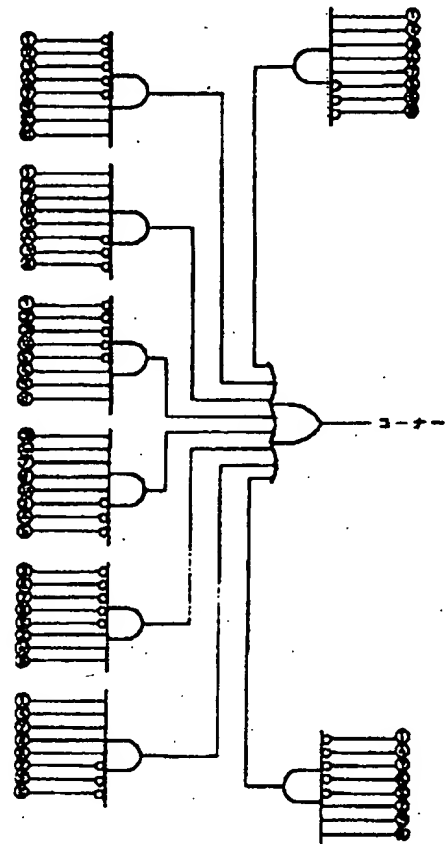


(a)



(b)

【図8】



## フロントページの続き

(51)Int.Cl.<sup>5</sup>

識別記号 庁内整理番号

FI

技術表示箇所

G 0 3 F 1/08

S 7349-2H

G 0 6 F 15/62

4 1 0 A 8320-5L

H 0 1 L 21/027

H 0 4 N 7/18

K 7033-5C



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**